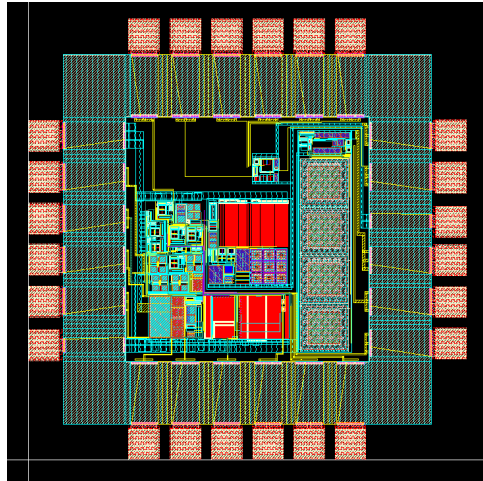




Ultra-Low-Power-Verstärker-ASIC mit Energy Harvesting



VERANTWORTLICHE FÜR DEN ENTWURF	Benjamin Steiner, Gerhard Forster, Hochschule Ulm, Institut für Kommunikationstechnik, Prittowitzstraße 10, 89075 Ulm.
ENTWURFSVERFAHREN	Full Custom Design
TECHNOLOGIE	UMC L180 Mixed-Mode/RF 180 nm CMOS 6M/1P 1.8V/3.3V.
CHIPFLÄCHE	0,98 mm x 0,98 mm
GEHÄUSE	QFN 24
FUNKTIONSBLOCKE	Sperrschwinger, Aktivgleichrichter, Bandgap-Referenz, Schaltregler, Linearregler, Logik, Spannungsverdoppler, Ultra-Low-Power-Verstärker
FUNKTION	Der Chip enthält den IP-Core einer Versorgungseinheit, die eine Versorgungsspannung von wahlweise 1,8 V oder 3,3 V zum Betrieb eines ASICs zur Verfügung stellt. Die Versorgungseinheit kommt ihrerseits mit einer Speisespannung von weniger als 100 mV aus. Als Nutzlast befindet sich auf dem Chip ein Operationsverstärker mit zwei Differenzeingängen (Differential Difference Amplifier, DDA) zur Verstärkung von hochohmigen Differenzsignalen. Mit einer Stromaufnahme von 1 μ A erreicht er eine Verstärkung von 70 dB und eine Transitfrequenz von 1 MHz.
HERSTELLDATUM	II. Quartal 2014.
KOSTENTRÄGER	MPC-Gruppe Baden-Württemberg
VERÖFFENTLICHUNG	J. Rechtsteiner, G. Forster, „Ein Energy Harvesting IP für den Einsatz in einem 0,18 μ m CMOS ASIC“, Workshop der Multiprojekt-Chip-Gruppe Baden-Württemberg, Offenburg, Tagungsband ISSN 1868-9221, S. 1 – 12, Ausgabe 47, Februar 2012