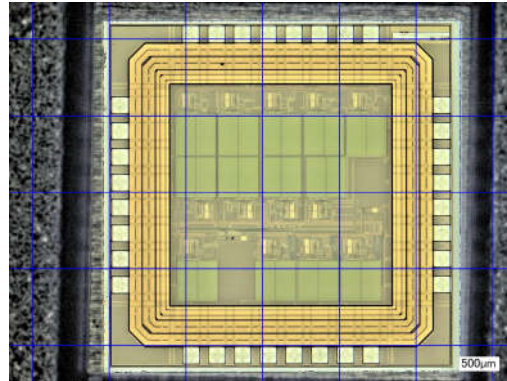
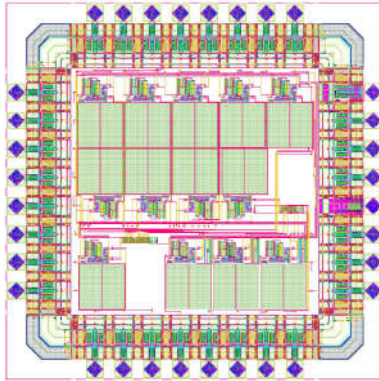


Operationsverstärker und On-Chip Tiefpass-Filter 3. und 8. Ordnung



VERANTWORTLICHE FÜR DEN ENTWURF	Andreas Arnold, Frauke Bohinsky, Irina Ohm, Paul Kamou Fansi, Ninja Koetsier, Bernd Vettermann, Jürgen Giehl, Hochschule Mannheim, Institut für Entwurf integrierter Schaltkreise, Paul-Wittsack-Straße 10, 68163 Mannheim
ENTWURFSVERFAHREN	Full Custom Design
TECHNOLOGIE	AMS S35D4M5 0,35 µm CMOS 4M/2P
CHIPFLÄCHE	2,04 x 2,04 mm ²
GEHÄUSE	QFN32
FUNKTIONSBLOCKE	Operationsverstärker, Strombank, Peaking Current Source, Filter 3. und 8. Ordnung
FUNKTION	Operationsverstärker (OTA, $f_t = 1 \text{ kHz}$, $A_{V0} = 100 \text{ dB}$, $C_{\text{Lastmax}} = 50 \text{ pF}$) Aktive On-Chip Tiefpassfilter 3. und 8. Ordnung mit einer Eckfrequenz von 50 Hz. Die Eckfrequenz wird hierbei durch die Miller-kompensierten Operationsverstärker bestimmt. Das Filter 3. Ordnung enthält 3 OPs und hat eine Verstärkung von 30 dB. Das Filter 8. Ordnung enthält 8 OPs, hat keine Verstärkung (0 dB) und muss noch extern beschaltet werden.
HERSTELLDATUM	II. Quartal 2014
KOSTENTRÄGER	MPC-Gruppe Baden-Württemberg
VERÖFFENTLICHUNG	Ninja Koetsier, Frauke Bohinsky, Albrecht Zwick, Marcio Camoleze de Andrade, Jürgen Giehl, Bernd Vettermann, , Design und Verifikation von On-Chip Tiefpass-Filtern 3. und 8. Ordnung mit Operationsverstärkern in einer 0.35µm CMOS-Technologie, Vortrag am 53. MPC-Workshop, 06. Februar 2015, Esslingen